

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-085113
 (43)Date of publication of application : 30.03.1999

(51)Int.Cl. G09G 3/36
 G02F 1/133
 H03F 3/45

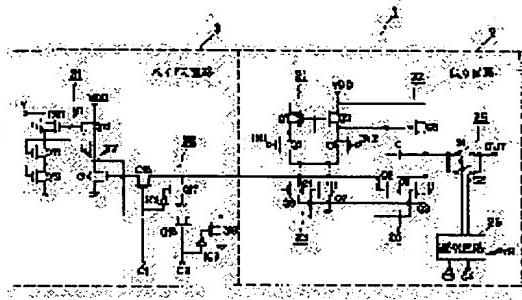
(21)Application number : 09-248559 (71)Applicant : NEC CORP
 (22)Date of filing : 12.09.1997 (72)Inventor : HASHIMOTO YOSHIHARU
 ABE KATSUMI
 YAMAMOTO KEIICHI

(54) DEVICE FOR DRIVING LIQUID CRYSTAL

(57)Abstract:

PROBLEM TO BE SOLVED: To dissolve trouble of display caused by ringing and overshoot when display is performed by driving each liquid crystal having a different load.

SOLUTION: A source driver 1 is constituted with an output circuit 2 and a bias circuit 3, further a output circuit 2 is constituted with a differential amplifier 21 and an output section 22, and a variable resistor section 25 is provided between the output section 22 and liquid crystal. Then, malfunction of liquid crystal display is prevented by adjusting a resistance value of the variable resistor section in accordance with a load state of driven liquid crystal. Also, bias variable circuits 23, 24, 32 varying a bias current are provided, and liquid crystal is driven by varying a bias current of the differential amplifier in accordance with a load state of liquid crystal and generating a driving current in accordance with a load.



LEGAL STATUS

[Date of request for examination]	12.09.1997
[Date of sending the examiner's decision of rejection]	20.02.2001
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3488054
[Date of registration]	31.10.2003
[Number of appeal against examiner's decision of rejection]	2001-003593
[Date of requesting appeal against examiner's decision of rejection]	08.03.2001
[Date of extinction of right]	

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-85113

(43)公開日 平成11年(1999)3月30日

(51) Int.Cl.⁶
G 0 9 G 3/36
G 0 2 F 1/133
H 0 3 F 3/45

識別記号
5 0 5

F I
G 0 9 G 3/36
G 0 2 F 1/133
H 0 3 F 3/45

A

審査請求 有 請求項の数 9 O.L (全 6 頁)

(21)出願番号 特願平9-248559

(22)出願日 平成9年(1997)9月12日

(71)出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72)発明者 橋本 義春
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 安部 勝美
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 山本 圭一
東京都港区芝五丁目7番1号 日本電気株式会社内

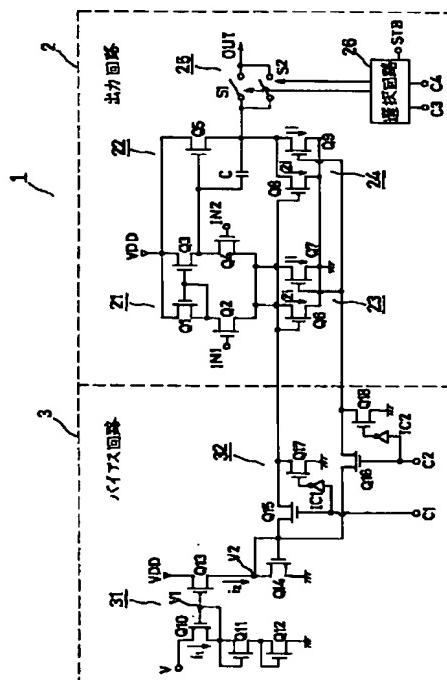
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 液晶駆動用装置

(57)【要約】

【課題】 異なる負荷を有する各液晶を駆動して表示を行う場合、リンギングやオーバーシュートに起因する表示の不具合を解消する。

【解決手段】 ソースドライバ1を、出力回路2とバイアス回路3により構成し、さらに出力回路2を差動アンプ21及び出力部22により構成して、出力部22と液晶との間に可変抵抗部25を設ける。ここで、可変抵抗部の抵抗値を、駆動する液晶の負荷状態に応じて調整することにより液晶表示の不具合を回避する。また、バイアス電流を可変するバイアス可変回路23, 24, 32を設け、差動アンプのバイアス電流を液晶の負荷状態に応じて変え、負荷に応じた駆動電流を発生させて液晶を駆動する。



【特許請求の範囲】

【請求項1】 複数本の走査線と複数のデータ線とを備える液晶を前記複数のデータ線にそれぞれ接続される増幅器によって駆動する液晶駆動用装置において、前記増幅器と前記データ線との間に可変抵抗部を設けたことを特徴とする液晶駆動用装置。

【請求項2】 請求項1において、

前記可変抵抗部は並列接続された複数のアナログスイッチにより構成されることを特徴とする液晶駆動用装置。

【請求項3】 請求項2において、

前記複数のアナログスイッチは複数のMOSトランジスタにより構成されることを特徴とする液晶駆動用装置。

【請求項4】 請求項2において、

前記複数のアナログスイッチは重み付けされることを特徴とする液晶駆動用装置。

【請求項5】 請求項2において、

前記複数のアナログスイッチは外部からのデジタル入力信号に基づいて制御されることを特徴とする液晶駆動用装置。

【請求項6】 請求項1において、

前記増幅器は並列接続された複数のMOSトランジスタからなる定電流源を有し、前記MOSトランジスタのゲートには前記定電流源のバイアス電流を可変とするバイアス回路を設けたことを特徴とする液晶駆動用装置。

【請求項7】 請求項6において、

前記複数のMOSトランジスタは重み付けされていることを特徴とする液晶駆動用装置。

【請求項8】 請求項6において、

前記バイアス回路は外部からのデジタル入力信号に基づいて制御されることを特徴とする液晶駆動用装置。

【請求項9】 請求項6において、

前記複数のMOSトランジスタのドレインまたはソースの拡散層が共通であることを特徴とする液晶駆動用装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、液晶を駆動する液晶駆動用装置に関する。

【0002】

【従来の技術】 図4は、この種の液晶駆動用装置の構成を示すブロック図である。同図において、11は液晶、12は複数の駆動部121～12nからなり液晶11の各ソース電極を各個に駆動するソースドライバ、13は複数の駆動部131～13mからなり液晶11の各ゲート電極を各個に駆動するゲートドライバである。ここで、液晶11に対し、ソースドライバ12の例えば駆動部121からに駆動電流を与えると同時に、ゲートドライバ13の駆動部131から駆動電圧を与えると、その交点に位置する液晶11のドット111が表示されるようになっている。

【0003】

【発明が解決しようとする課題】 ところで、液晶11は等価的には図5に示すように、抵抗RとコンデンサCからなり、この抵抗RとコンデンサCとからなる負荷回路がソースドライバ12の出力段に設けられた増幅器14により駆動される。

【0004】 しかし、液晶11は近年大型化が進むにつれてその負荷も大きくなる傾向にある。また、液晶11はその製作過程で負荷にばらつきが生じる。一方、増幅器14の駆動能力は一定であるため、増幅器14の駆動能力に対して液晶11の負荷が大きい場合は増幅器14の出力にリングングが生じるという問題がある。また、増幅器14の駆動能力に対して液晶11の負荷が小さい場合は増幅器14の出力はオーバーシュートするという問題もある。このように増幅器14の出力が各液晶の負荷の大小によってリングングしたり、或いはオーバーシュートしたりすると、液晶に表示の不具合が発生するという問題があった。

【0005】 したがって本発明は、ソースドライバにより異なる負荷を有する各液晶を駆動して表示を行う場合、液晶の表示不具合を解消することを目的とする。

【0006】

【課題を解決するための手段】 このような課題を解決するために本発明は、複数本の走査線と複数のデータ線とを備える液晶を複数のデータ線にそれぞれ接続される増幅器によって駆動する液晶駆動用装置において、増幅器とデータ線との間に可変抵抗部を設けたものである。したがって、可変抵抗部の抵抗値を、駆動される液晶の負荷状態に応じて調整することが可能になり、この結果、

出力部からリングングやオーバーシュートが発生せず、良好な液晶表示を行うことができる。また、可変抵抗部は並列接続された複数のアナログスイッチにより構成されるものである。また、複数のアナログスイッチはMOSトランジスタにより構成されるものである。また、複数のアナログスイッチは重み付けされるものである。また、複数のアナログスイッチは外部からのデジタル入力信号に基づいて制御されるものである。また、増幅器は並列接続された複数のMOSトランジスタからなる定電流源を有し、MOSトランジスタのゲートには定電流源のバイアス電流を可変とするバイアス回路を設けたものである。また、定電流源を構成する複数のMOSトランジスタは重み付けされるものである。また、バイアス回路は外部からのデジタル入力信号に基づいて制御されるものである。

【0007】

【発明の実施の形態】 以下、本発明について図面を参照して説明する。図1は、本発明の実施の形態を示す回路図であり、液晶のソース電極を駆動するソースドライバの構成を示すものである。同図において、ソースドライバ1は、出力端子OUTから液晶のソース電極を駆動す

る出力回路2と、出力回路2のバイアス電流を生成するバイアス回路3とから構成される。

【0008】出力回路2は、電界効果トランジスタ（以下、トランジスタ）Q1～Q4, Q6, Q7からなり、入力端子IN1, IN2からの2つの入力信号の差分信号を増幅する差動部21と、トランジスタQ5, Q8, Q9及びコンデンサCからなり差動部21からの信号を入力して液晶を駆動する出力部22と、出力部22に接続され互いに並列接続されたアナログスイッチS1, S2を有する可変抵抗部25と、可変抵抗部25の各アナログスイッチS1, S2の開閉を制御する選択回路26とからなる。ここで、差動部21及び出力部22により増幅器が構成される。また、差動部21内には、トランジスタQ6, Q7からなり、トランジスタQ1～Q4から構成される差動アンプ回路のバイアス電流を可変するバイアス電流可変回路23が設けられ、出力部22には、トランジスタQ8, Q9からなり、トランジスタQ5及びコンデンサCにより構成される回路のバイアス電流を可変するバイアス電流可変回路24が設けられている。

【0009】一方、バイアス回路3は、トランジスタQ10～Q14からなり外部電圧Vを入力して、出力回路2内の各バイアス電流可変回路（定電流回路）23, 24のバイアス電流を制御するバイアス部31と、トランジスタQ15～Q18からなりバイアス部31の出力側に接続されバイアス部31から各バイアス電流可変回路23, 24へ出力されるバイアス電圧を可変するバイアス電圧選択回路32とからなる。

【0010】次に、以上のように構成されたソースドライバ1の動作を説明する。出力回路2のバイアス電流を生成するバイアス回路3では、バイアス部31のトランジスタQ10に電圧端子Vを介して外部電圧が印加された場合、トランジスタQ10～Q12はオンし電流*i*1がトランジスタQ10～Q12に流れ。このときトランジスタQ13, Q14にはトランジスタQ13のソースとドレイン間の電圧VDD-V2とゲート電圧V1で決定される電流*i*2が流れ、このV2の電圧が出力回路2のバイアス電流可変回路23, 24のゲート電圧として印加される。

【0011】ここで、トランジスタQ15, Q16のゲート電圧は、制御端子C1, C2を介して外部から制御されており、制御端子C1を介して外部からトランジスタQ15のゲートに「H」レベルの電圧が印加されると、トランジスタQ15はオンする。また、このとき外部制御信号の反転信号がトランジスタQ17のゲートに出力されるため、トランジスタQ17はオフする。この結果、バイアス部31の「V2」レベル電圧が出力回路2内の各トランジスタQ6, Q8のゲートに印加され、各トランジスタQ6, Q8はオンする。

【0012】また、制御端子C2を介して外部からトランジ

ジスタQ16のゲートに「H」レベルの電圧が印加されると、トランジスタQ16はオンする。この場合その外部制御信号の反転信号がトランジスタQ18のゲートに出力されるため、トランジスタQ18はオフする。この結果、バイアス部31のトランジスタQ13からの「H」レベル電圧が出力回路2内の各トランジスタQ7, Q9のゲートに印加され、各トランジスタQ7, Q9はオンする。

- 【0013】ここで、出力回路2内の差動部21内の差動アンプ回路のバイアス電流を可変するバイアス電流可変回路23において、トランジスタQ7のオン電流を*i*1とし、トランジスタQ6のオン電流を2*i*とするようなバイアス電流の重み付けを行う。なお、この場合、図6, 図7に示すようにトランジスタQ6は同一のオン電流*i*を有する2つのトランジスタQ6A, Q6Bを並列接続して構成することもできる。図6はバイアス電流可変回路23を構成するトランジスタQ6とQ7を少ない面積で構成するために、S(ソース)／D(ドレイン)拡散層を共用化したものである。また、図7はバイアス電流可変回路23とバイアス電流可変回路24を構成するトランジスタQ6～Q9を少ない面積で構成するために、S/D拡散層を共用化したものである。このような場合、バイアス回路3の制御端子C2に「H」レベル電圧が印加されると、トランジスタQ7のオンによりバイアス電流*i*が差動部21の差動アンプ回路に供給される。また、制御端子C1に「H」レベル電圧が印加されると、トランジスタQ6のオンによりバイアス電流2*i*が差動部21の差動アンプ回路に供給される。さらに、制御端子C1, C2に「H」レベル電圧が印加されると、トランジスタQ6, Q7のオンによりバイアス電流3*i*が差動部21の差動アンプ回路に供給される。
- 【0014】このようにして、バイアス電流可変回路23は、差動部21の差動アンプ回路のバイアス電流を変えることができる。一方、出力回路2の出力部22のバイアス電流可変回路24の動作も同様であり、バイアス回路3の制御端子C2に「H」レベル電圧が印加されると、トランジスタQ9のオンによりバイアス電流*i*が出力部22の回路に供給される。また、制御端子C1に「H」レベル電圧が印加されると、トランジスタQ8のオンによりバイアス電流2*i*が出力部22の回路に供給される。さらに、制御端子C1, C2「H」レベル電圧が印加されると、トランジスタQ8, Q9のオンによりバイアス電流3*i*が出力部22の回路に供給される。
- 【0015】図2(a)はバイアス回路3内の制御端子C1, C2に対して外部から印加される電圧レベルと、このときのバイアス電流可変回路23の各トランジスタQ6, Q7の出力電流値及びバイアス電流可変回路24の各トランジスタQ8, Q9の出力電流値との関係をまとめて示したものである。なお、図中の制御端子C1, C2の欄の「1」は、印加電圧の「H」(High)レ

ベルを示し、「0」は印加電圧の「L」(Low) レベルを示している。

【0016】次に、図3は、出力回路2のバイアス電流値と出力回路2の出力波形との関係を示す波形図であり、図3(a)は出力回路2に接続される液晶の負荷が大きい場合、図3(b)は出力回路2に接続される液晶の負荷が小さい場合をそれぞれ示している。図3によれば、液晶の負荷の大小に関わらず、出力回路2のバイアス電流を大きくすると、出力回路2の出力は図中点線部分で示すように、直ちに目的とする電圧に達することが分かる。したがって、出力波形にリンギングやオーバーシュートが生じても直ちに目的電圧に達するため、正常な液晶表示を行うことができる。

【0017】このように、出力回路2内の差動部21及び出力部22のバイアス電流を出力部22に接続される各液晶の負荷に応じて可変にすることにより、接続される各液晶の負荷が異なった場合でもその負荷に応じた出力電流を与えることが可能になり、したがって負荷のばらつきに起因する液晶の表示の不具合を防止できる。なお、この実施の形態では、出力回路2の出力部22のバイアス電流を可変するバイアス電流可変回路24を設けているが、出力部22に直接一定のバイアス電流を供給するようにしても良い。また、バイアス回路3のバイアス部31の電圧端子Vの電圧を可変とすることによりトランジスタQ13の出力電流を可変してこの出力電流を直接出力回路2内の差動部21及び出力部22へのバイアス電流とする構成しても良い。

【0018】次に、図1において、出力部22の出力側にさらにアナログスイッチS1, S2が並列接続された可変抵抗部25を接続してその可変抵抗部25の出力を液晶のソース電極に接続する構成する。そして、そのアナログスイッチS1, S2のオンオフ(開閉)を選択する選択回路26を設け、その選択回路26を制御端子C3, C4及びストローブ端子STBを介し外部から制御できるようにする。

【0019】ところでアナログスイッチはオンした場合でも数KΩの抵抗値を有しており、そのオン抵抗をスイッチS1, S2で異なるようにして重み付けを行う。即ち、図2(b)に示すように、アナログスイッチS1がオンした場合のオン抵抗を2Rとすると、アナログスイッチS2がオンした場合のオン抵抗をそれの半分のRとする。なお、それぞれオン抵抗がRの2つのアナログスイッチS1A, S1Bを直列に接続する構成によってアナログスイッチS1を構成しても良い。

【0020】このようにして重み付けされたアナログスイッチS1, S2を出力部22に並列接続して出力部22の液晶の駆動能力を調整できるようにする。即ち、液晶の負荷が小さく出力部22の出力波形にリンギングが生じるような場合は、アナログスイッチS1またはアナログスイッチS2のみをオンさせて可変抵抗部25のオ

ン抵抗値が2RまたはRとなるように外部から選択回路26の制御端子C4, C3の電圧を制御する。この結果、出力部22の駆動出力が可変抵抗部25の大きなオン抵抗により抑えられて液晶へ送出されることになり、良好な液晶表示を行うことが可能になる。

【0021】また、液晶の負荷が大きく出力部22の出力波形のスリューレート(信号の立ち上がり時間や立ち下がり時間)が遅くなるような場合は、アナログスイッチS1及びアナログスイッチS2とともにオンさせて可変抵抗部25のオン抵抗値が2/3Rとなるように外部から選択回路26の制御端子C4, C3の電圧を制御する。この結果、出力部22の駆動能力が可変抵抗部25のオン抵抗により調整されて液晶へ出力されることになり、良好な液晶表示が可能になる。

【0022】図2(b)は、制御端子C3, C4を介して外部からの制御によりアナログスイッチのオンオフ(開閉)を行う選択回路26の出力と各アナログスイッチのオン抵抗値の関係をまとめて示した図であり、図中のアナログスイッチS1, S2の欄の「1」は当該アナログスイッチのオンを示し、「0」は当該アナログスイッチのオフを示している。即ち、可変抵抗部25のアナログスイッチS1, S2がともにオフの場合は、可変抵抗部25の抵抗値は無限大となり、スイッチS2のみがオンするとオン抵抗値はRとなる。また、スイッチS1のみがオンするとオン抵抗値は2Rとなり、さらにスイッチS1, S2がともにオンするとオン抵抗値は2/3Rとなる。なお、各バイアス電流可変回路を省略して、可変抵抗部25の調整のみによっても液晶表示の不具合を防止できる。この場合、バイアス回路3から一定のバイアス電流を出力回路2の差動アンプ21及び出力部22に供給する。

【0023】

【発明の効果】以上説明したように本発明によれば、複数本の走査線と複数のデータ線とを備える液晶を複数のデータ線にそれぞれ接続される增幅器によって駆動する液晶駆動用装置において、増幅器とデータ線との間に可変抵抗部を設けるようにしたので、可変抵抗部の抵抗値を、駆動される液晶の負荷状態に応じて調整する事が可能になり、この結果、出力部からリンギング及びオーバーシュートやスリューレートの遅れが発生することによる液晶表示の不具合を回避できる。また、増幅器に、並列接続された複数のMOSトランジスタからなる定電流源を設け、MOSトランジスタのゲートには定電流源のバイアス電流を可変とするバイアス回路を設けたので、増幅器のバイアス電流を液晶の負荷状態に応じて変える事が可能になり、この結果、各液晶の負荷状態に応じた駆動電流が各液晶へ供給できることから、良好な液晶表示を行うことができる。

【図面の簡単な説明】

【図1】 本発明に係る液晶駆動用装置の構成を示す回

路図である。

【図2】 上記装置を構成するバイアス選択回路及び可変抵抗部の制御の状況を示す図である。

【図3】 上記装置から出力される波形図である。

【図4】 上記装置の全体の構成を示すブロック図である。

【図5】 上記装置のソースドライバにより駆動される液晶の等価回路を示す図である。

【図6】バイアス電流可変回路23のマスクレイアウト図である。

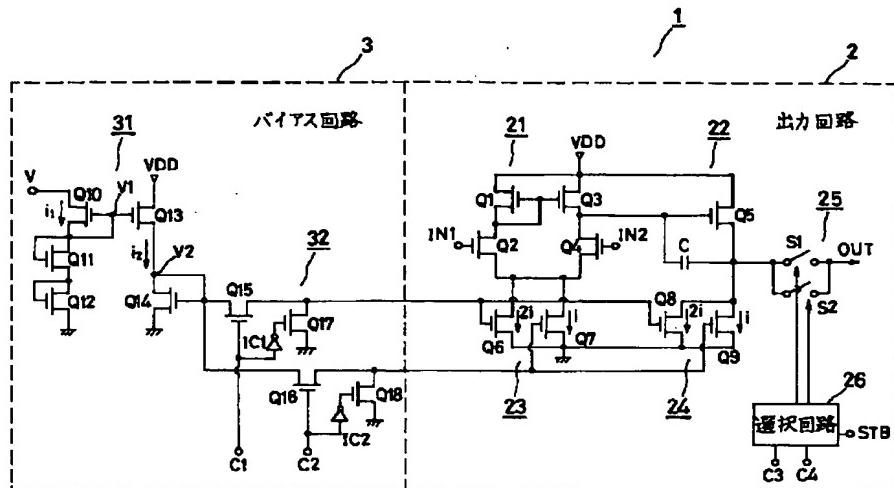
* 【図7】バイアス電流可変回路23, 24のマスクレイアウト図である。

【符号の説明】

1 …ソースドライバ、2 …出力回路、3 …バイアス回路、21 …差動部、22 …出力部、23, 24 …バイアス電流可変回路、25 …可変抵抗部、26 …選択回路、31 …バイアス部、32 …バイアス電圧選択回路、Q1 ~Q18, Q6A, Q6B, Q8A, Q8B …電界効果トランジスタ、S1, S2 …アナログスイッチ、IC1, IC2 …インバータ、S …ソース、D …ドレイン。

*10 1, IC2…インバータ、S…ソース、D…ドレイン。

【図1】



[図2]

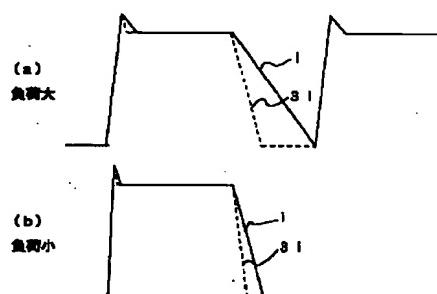
(a)		
C1	C2	總數
0	0	0
0	1	11
1	0	21
1	1	81

D : Low
1 : High

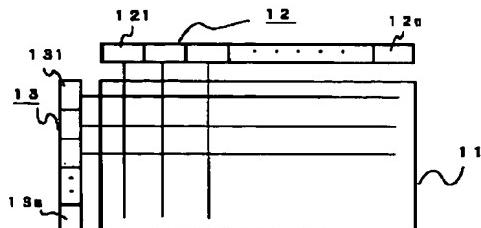
(b)

S1	S2	オン選択
0	0	無限大
0	1	R
1	0	2R
1	1	2/3R

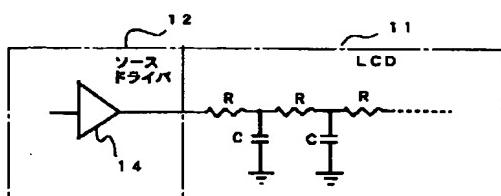
[図3]



[图4]



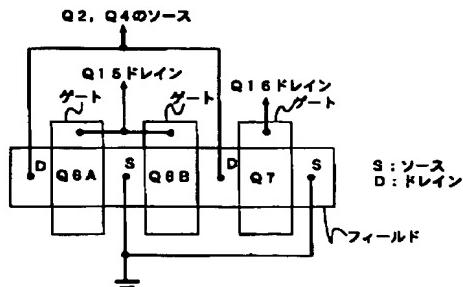
[圖 5-1]



(6)

特開平11-85113

【図6】



【図7】

